

明 細 書

発明の名称： 検査システム及び温度制御方法

技術分野

[0001] 本開示は、検査システム及び温度制御方法に関する。

背景技術

[0002] 特許文献1には、パワートランジスタのオン期間におけるソースおよびドレイン端子の端子間電圧を検出し、パワートランジスタのジャンクション温度を高精度に推定することが可能な電力変換装置が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2019-122107号公報

発明の概要

発明が解決しようとする課題

[0004] 一の側面では、本開示は、好適に温度制御を行いながら基板を検査する検査システム及び温度制御方法を提供する。

課題を解決するための手段

[0005] 上記課題を解決するために、一の態様によれば、温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、前記基板を保持する基板保持部と、前記基板の電極部に検査電力を供給する検出部と、制御部と、を備え、前記検出部は、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記制御部は、前記基板に前記検査電力を供給する工程と、前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、検査システムを提供することができる。

。

発明の効果

[0006] 一の側面によれば、好適に温度制御を行いながら基板を検査する検査システム及び温度制御方法を提供することができる。

図面の簡単な説明

[0007] [図1]検査システムの斜視図の一例。

[図2]検査システムの構成図の一例。

[図3]基板の構成を概略的に示す平面図の一例。

[図4]検査システムにおける温度制御を説明するフローチャートの一例。

[図5]検査電力及び電子デバイスのオフセット温度の時間推移を示すグラフの一例。

[図6]電子デバイスの検査が終了する前後における検査電力及び電子デバイスのオフセット温度の時間推移を示すグラフの一例。

発明を実施するための形態

[0008] 以下、図面を参照して種々の例示的实施形態について詳細に説明する。なお、各図面において同一又は相当の部分に対しては同一の符号を附することとする。

[0009] 本実施形態に係る検査システムの一例である検査システム1について、図1を用いて説明する。図1は、検査システム1の斜視図の一例である。図2は、検査システム1の構成図の一例である。なお、図2において、部分的に断面図として、検査システム1に内蔵される構成要素を概略的に示す。

[0010] 半導体製造プロセスでは、半導体ウエハ等の基板W上に所定の回路パターンを持つ多数の電子デバイスD（後述する図3参照）が形成される。形成された電子デバイスDは、電気的特性等の検査が行われ、良品と不良品とに選別される。電子デバイスDの検査は、例えば、各電子デバイスDが分割される前の基板Wの状態で、検査システム1を用いて行われる。

[0011] 検査システム1は、温度制御を行いながら、基板Wに形成された複数の電子デバイスD（後述する図3参照）の電気的特性を検査する。即ち、検査シ

ステム 1 は、電子デバイス D が所定の検査温度以上の状態で、電子デバイス D に検査電力を供給し、その際の電気的特性等の検査が行われる。

[0012] 検査システム 1 は、収容室 2 と、ローダ 3 と、テスター 4 と、を備える。

[0013] 収容室 2 は、内部が空洞の筐体 11 を有する。収容室 2 は、筐体 11 の内部に、基板 W が載置されるステージ（「チャック」とも称する。）10 を有する。ステージ 10 は、ステージ 10 に対する基板 W の相対位置がずれないように、基板 W を吸着保持する吸着保持部（図示せず）を有する。また、収容室 2 は、筐体 11 の内部に、ステージ 10 を水平方向及び上下方向に移動させる移動機構（図示せず）が設けられている。この移動機構により、後述するプローブカード 12 と基板 W の相対位置を調整して基板 W の表面の所望の電極部 E（後述する図 3 参照）をプローブカード 12 のプローブ 12a と接触させることができる。

[0014] 収容室 2 は、筐体 11 の内部に、プローブカード 12 を有する。プローブカード 12 は、ステージ 10 の上方で、ステージ 10 に対向するように配置される。プローブカード 12 は、基板 W の各電子デバイス D の電極部 E に対応して設けられた電極パッド又は半田バンプに対応して配置された複数の針状のプローブ 12a を備える。プローブカード 12 は、インターフェース 13 を介してテスター 4 へ接続される。各プローブ 12a は、電気特性の検査時に、基板 W の各電子デバイス D の電極部 E に接触し、テスター 4 からの電力をインターフェース 13 を介して電子デバイス D へ供給し、且つ、電子デバイス D からの信号をインターフェース 13 を介してテスター 4 へ伝達する。

[0015] ロータ 3 は、基板 W が収容された搬送容器である FOUP（Front Opening Unify Pod）が配置されている。また、ローダ 3 は、基板 W を搬送する搬送機構（図示せず）を有する。搬送機構は、FOUP に収容されている基板 W を取り出して収容室 2 のステージ 10 へ搬送する。また、搬送機構は、電子デバイス D の電気的特性の検査が終了した基板 W をステージ 10 から受け取り、FOUP へ収容する。

- [0016] テスター４は、電子デバイスＤが搭載されるマザーボードの回路構成の一部を再現するテストボード（図示しない）を有する。また、テスター４のテストボードは、電子デバイスＤからの信号に基づいて電子デバイスＤの良否を判断するテスターコンピュータ１５に接続される。テスター４ではテストボードを取り替えることにより、複数種のマザーボードの回路構成を再現することができる。また、プローブカード１２のプローブ１２ａは複数設けられており、電子デバイスＤの複数の電極部Ｅにそれぞれ接触される。また、テスター４は、電子デバイスＤの電気的特性を検出する検出手段を複数有している。これにより、テスター４は、電子デバイスＤの複数の電気的特性を検出する。
- [0017] また、検査システム１は、ユーザ向けに情報を表示したりユーザが指示を入力したりするためのユーザインターフェース部１６を備える。ユーザインターフェース部１６は、例えば、タッチパネルやキーボード等の入力部と液晶ディスプレイ等の表示部とからなる。
- [0018] このように、検査システム１は、基板Ｗを保持する基板保持部として、ステージ１０を備える。また、検査システム１は、基板Ｗに設けられた電子デバイスＤの電極部Ｅに検査電力を供給することで電子デバイスＤの電気的特性を検出する検出部として、プローブ１２ａを有するプローブカード１２、インターフェース１３及びテスター４を備える。
- [0019] さらに、ローダ３は、温度制御ユニット１４を有する。温度制御ユニット１４は、電源２５と、チラー２６と、制御部９０と、を有する。
- [0020] ステージ１０には、ステージ１０を加熱するヒータ２０が設けられている。電源２５は、ステージ１０に設けられたヒータ２０に電力を供給する。また、ステージ１０の内部には、伝熱媒体（不凍液等）が通流する冷媒流路１０ａが形成されている。チラー２６は、冷媒流路１０ａに温度調整された伝熱媒体を循環させる。このように、検査システム１は、基板保持部の温度を調整する温度調整機構として、ヒータ２０、電源２５、冷媒流路１０ａ及びチラー２６を備える。なお、温度調整機構の構成は、これに限られるもので

はない。

[0021] また、温度調整機構は、基板保持部の温度を検出する温度検出部 30 を備える。温度検出部 30 は、ステージ 10 に設けられ、ステージ 10 の温度 T_{stage} を検出する。温度検出部 30 で検出されたステージ 10 の温度 T_{stage} は、制御部 90 に入力される。

[0022] また、テスター 4 は、テスター 4 からインターフェース 13 及びプローブカード 12 を介して電子デバイス D へ供給される検査電力（電流及び電圧）を検出する電力検出部 41 を有する。電力検出部 41 で検出された検査電力は、制御部 90 に入力される。

[0023] また、テスター 4 は、電子デバイス D に形成される PN 結合（接合部、例えばトランジスタ等）に電流を流すことにより、発生した起電力と温度との相関関係から、電子デバイス D の接合部の温度であるジャンクション温度（接合部温度） T_j を検出する温度推定部 42 を有する。温度推定部 42 で検出されたジャンクション温度 T_j は、制御部 90 に入力される。

[0024] 制御部 90 は、保持部温度制御部 91 と、オフセット温度決定部 92 と、を有する。制御部 90 は、電子デバイス D のジャンクション温度 T_j （基板 W の温度）が検査温度となるように、温度調整機構を制御する。

[0025] 保持部温度制御部 91 は、温度検出部 30 で検出した基板保持部の温度 T_{stage} が制御温度またはオフセットされた制御温度となるように温度調整機構を制御する。即ち、保持部温度制御部 91 は、電源 25 を制御することにより、ヒータ 20 の発熱量を制御して、ステージ 10 の温度 T_{stage} を制御する。また、保持部温度制御部 91 は、チラー 26 を制御することにより、チラー 26 が冷媒流路 10a に供給する伝熱媒体の温度を制御して、ステージ 10 の温度 T_{stage} を制御してもよい。

[0026] オフセット温度決定部 92 は、テストパターン及び／又は検査電力に応じた制御温度のオフセット温度を決定する。これにより、検査時において、保持部温度制御部 91 は、温度検出部 30 で検出した基板保持部の温度 T_{stage} がオフセットされた制御温度となるように温度調整機構を制御する。

- [0027] また、オフセット温度決定部 9 2 は、電子デバイス D に供給される検査電力を取得する。例えば、オフセット温度決定部 9 2 は、電力検出部 4 1 で検出された検査電力が入力されることにより、電子デバイス D に供給される検査電力を取得する。また、オフセット温度決定部 9 2 は、テスターコンピュータ 1 5 から電子デバイス D のテストパターンに記録された検査電力が入力されることにより、電子デバイス D に供給される検査電力を取得してもよい。
- [0028] 次に、上述の検査システム 1 において検査される基板 W について図 3 を用いて説明する。図 3 は、基板 W の構成を概略的に示す平面図である。
- [0029] 基板 W には、略円板状のシリコン基板にエッチング処理や配線処理を施すことにより、図 3 に示すように、複数の電子デバイス D が互いに所定の間隔において、表面に形成されている。電子デバイス D すなわち基板 W の表面には、電極部 E が形成されており、該電極部 E は当該電子デバイス D の内部の回路素子に電氣的に接続されている。電極部 E へ電圧を印加することにより、各電子デバイス D の内部の回路素子へ電流を流すことができる。
- [0030] ここで、ジャンクション温度 T_j を検出する温度推定部 4 2 は、例えばロジック IC 等の電子デバイス D の検査が行われる際、クロックが発生している条件下では、ノイズ等の影響によって好適にジャンクション温度 T_j を検出することができない場合がある。
- [0031] また、電子デバイス D の検査が行われる際、ステージ 1 0 と基板 W (電子デバイス D) との間の熱抵抗によって、ステージ 1 0 の温度 T_{stage} と電子デバイス D のジャンクション温度 T_j との間に温度差が発生する。このため、ステージ 1 0 の温度 T_{stage} が検査温度となるように温度制御して電子デバイス D の検査を行う場合、電子デバイス D のジャンクション温度 T_j は検査温度よりも高くなるおそれがある。即ち、検査温度よりも高い温度で電子デバイス D の検査を行うこととなり、電子デバイス D の歩留まりが低下するおそれがある。
- [0032] 次に、本実施形態に係る検査システム 1 における温度制御について、図 4

から図6を用いて説明する。図4は、検査システム1における温度制御を説明するフローチャートの一例である。

[0033] まず、オフセット温度決定工程について、ステップS101からステップS107を用いて説明する。オフセット温度決定工程では、基板保持部の制御温度のオフセット温度を決定する。

[0034] ステップS101において、保持部温度制御部91は、初期値の制御温度で基板保持部の温度 T_{stage} を制御する。即ち、保持部温度制御部91は温度検出部30で検出した基板保持部の温度 T_{stage} が制御温度に近づくように温度調整機構を制御する。なお、初期値の制御温度は、例えば検査温度としてもよい。

[0035] ステップS102において、保持部温度制御部91は、温度検出部30で検出した基板保持部の温度 T_{stage} が初期値の制御温度を含む所定の制御温度範囲内であるか否かを判定する。温度 T_{stage} が制御温度範囲内でない場合(S102・NO)、ステップS102の処理を繰り返す。温度 T_{stage} が制御温度範囲内である場合(S102・YES)、制御部90の処理はステップS103に進む。以降の処理(ステップS103～S104)において、保持部温度制御部91は、温度 T_{stage} が所定の制御温度範囲内を維持するように温度調整機構を制御する。

[0036] ステップS103において、テスター4は、テストパターンに基づいて電子デバイスDの電極部Eに検査電力を供給し、電子デバイスDの電気的特性等の検査を行う。

[0037] 図5は、検査電力及び電子デバイスDのオフセット温度 $T_{joffset}$ の時間推移を示すグラフの一例である。図5において、上段のグラフは、電子デバイスDに供給する検査電力のテストパターンの一例を示す。縦軸は電子デバイスDに供給する検査電力を示す。横軸は時間を示す。下段のグラフは、電子デバイスDのオフセット温度 $T_{joffset}$ の一例を示すグラフを示す。縦軸は電子デバイスDのオフセット温度 $T_{joffset}$ を示す。横軸は時間を示す。ここで、電子デバイスDのオフセット温度 $T_{joffset}$

$e t$ は、検査温度に対する電子デバイス D のジャンクション温度 T_j のオフセット温度である。即ち、電子デバイス D のオフセット温度 $T_{j\ off\ set}$ は、電子デバイス D のジャンクション温度 T_j から検査温度を減算した温度である。

[0038] テストパターンは、検査電力が異なる複数の検査を含む。図 5 に示す例において、テストパターンは、検査電力 P_1 で検査する第 1 の検査、検査電力 P_2 で検査する第 2 の検査、検査電力 P_3 で検査する第 3 の検査、 $\dots$ 、検査電力 P_i で検査する第 i の検査 (i は任意の整数)、を含む。

[0039] 電子デバイス D に検査電力を供給することにより、電子デバイス D が発熱し、電子デバイス D の温度が上昇する。即ち、電子デバイス D のジャンクション温度 T_j が上昇し、電子デバイス D のオフセット温度 $T_{j\ off\ set}$ も上昇する。また、検査を終了して検査電力の供給を停止することにより、電子デバイス D の温度が下降する。即ち、電子デバイス D のジャンクション温度 T_j が下降し、電子デバイス D のオフセット温度 $T_{j\ off\ set}$ も下降する。

[0040] ここで、電子デバイス D の検査において、温度推定部 42 による電子デバイス D のジャンクション温度 T_j の検出ができない。このため、図 5 において、ジャンクション温度 T_j の検出ができない区間における電子デバイス D のオフセット温度 $T_{j\ off\ set}$ は、破線で図示する。

[0041] このステップ S103 では、テスター 4 は、テストパターンに基づいて電子デバイス D に検査電力 P_1 を供給し、電子デバイス D の電気的特性等の検査を行う。なお、オフセット温度決定部 92 は、ステップ S103 に示す電子デバイス D の検査において電子デバイス D に供給された検査電力 P_1 を取得する。電子デバイス D の電気的特性等の検査が終了すると、テスター 4 は、検査電力 P_1 の供給を停止する。

[0042] ステップ S104 において、オフセット温度決定部 92 は、遅れ時間 t_{delay} 後のジャンクション温度 T_j に関する情報を取得する。具体的には、オフセット温度決定部 92 は、遅れ時間 t_{delay} 後における、温度推

定部42からジャンクション温度 T_j の推移を検出（取得）する。これにより、オフセット温度決定部92は、遅れ時間 t_{delay} 後における、電子デバイスDのオフセット温度 $T_{joffset}$ の推移を検出（取得）する。

[0043] 図6は、電子デバイスDの検査が終了する前後における検査電力及び電子デバイスDのオフセット温度 $T_{joffset}$ の時間推移を示すグラフの一例である。図6において、縦軸は、電子デバイスDのオフセット温度 $T_{joffset}$ 及び電子デバイスDに供給する検査電力を示す。横軸は時間を示す。また、図6において、検出された範囲（遅れ時間 t_{delay} 後）における電子デバイスDのオフセット温度 $T_{joffset}$ は実線で示す。また、検出していない範囲（遅れ時間 t_{delay} 前）における電子デバイスDのオフセット温度 $T_{joffset}$ は二点鎖線で示す。電子デバイスDに供給する検査電力は、破線で示す。

[0044] 検査電力の供給を停止してから遅れ時間 t_{delay} が経過した後に、オフセット温度決定部92は、温度推定部42によって電子デバイスDのジャンクション温度 T_j の推移を検出する。そして、オフセット温度決定部92は、ジャンクション温度 T_j と検査温度との差から電子デバイスDのオフセット温度 $T_{joffset}$ の推移を検出する。これにより、図6に示すように、電子デバイスDのオフセット温度 $T_{joffset}$ が温度減少する推移を検出する。

[0045] ステップS105において、オフセット温度決定部92は、検査時におけるピーク温度 $TEMP_{peak}$ を算出する。ここで、ピーク温度 $TEMP_{peak}$ は、検査時における電子デバイスDのオフセット温度 $T_{joffset}$ である。換言すれば、ピーク温度 $TEMP_{peak}$ は、検査時における検査温度に対する電子デバイスDのジャンクション温度 T_j の上昇温度である。即ち、ピーク温度 $TEMP_{peak}$ は、検査時における電子デバイスDのジャンクション温度 T_j から検査温度を減算した温度である。

[0046] ここでは、検査電力の供給を停止した時点でのオフセット温度 $T_{joffset}$ をピーク温度 $TEMP_{peak}$ として算出する。検査電力の供給を停

止してから電子デバイスDのオフセット温度 $T_{j\ offset}$ が減少するシステムは、1次遅れ系で表されるものとする。オフセット温度決定部92は、ステップS104で検出した電子デバイスDのオフセット温度 $T_{j\ offset}$ の推移から、最小二乗法等によって時定数 T を算出する。

[0047] そして、オフセット温度決定部92は、遅れ時間 t_{delay} と、算出した時定数 T と、観測した遅れ時間時の温度 $TEMP_{ob}$ に基づいて、以下の式によりピーク温度 $TEMP_{peak}$ を算出する。

[0048] $TEMP_{peak} = TEMP_{ob} \cdot \exp(t_{delay}/T)$

[0049] このステップS105では、検査電力 P_1 （図5参照）で電子デバイスDの検査した場合におけるピーク温度 $TEMP_{peak1}$ （図5参照）を算出する。

[0050] ステップS106において、オフセット温度決定部92は、ピーク温度 $TEMP_{peak}$ を記憶部（図示せず）に格納する。

[0051] このステップS106では、オフセット温度決定部92は、ピーク温度 $TEMP_{peak1}$ を検査電力 P_1 （図5参照）で電子デバイスDの検査する場合における基板保持部のオフセット温度として決定し、検査電力 P_1 とピーク温度 $TEMP_{peak1}$ （基板保持部のオフセット温度）とを対応付けして記憶部に格納する。

[0052] ステップS107において、制御部90は、全てのテストパターンが終了したか否かを判定する。全てのテストパターンが終了していない場合（S107・NO）、制御部90は、ステップS102に戻り、ステップS102からステップS106の処理を繰り返す。これにより、検査電力 P_2 で検査する第2の検査以降についても同様に、検査電力とピーク温度 $TEMP_{peak}$ （基板保持部のオフセット温度）とを対応付けして記憶部に格納する。

[0053] 全てのテストパターンが終了した場合（S107・YES）、制御部90は、オフセット温度決定工程（ステップS101からステップS107）を終了する。

[0054] なお、検査電力とピーク温度 $TEMP_{peak}$ （基板保持部のオフセット

温度)とは、テーブルとして記憶部に記憶されていてもよい。また、オフセット温度決定部92は、テーブルに記憶された情報から、検査電力とピーク温度TEMP peak (基板保持部のオフセット温度)との関係を示す関数を生成し、生成した関数が記憶部に記憶されていてもよい。

[0055] 次に、検査工程について、ステップS108からステップS111を用いて説明する。検査工程では、オフセット温度決定工程で決定されたオフセット温度で基板保持部の制御温度をオフセットして電子デバイスDの検査を行う。

[0056] ステップS108において、保持部温度制御部91は、オフセットされた制御温度で基板保持部の温度Tstageを制御する。即ち、保持部温度制御部91は温度検出部30で検出した基板保持部の温度Tstageがオフセットされた制御温度に近づくように温度調整機構を制御する。

[0057] 例えば、テスター4が制御部90に指令する構成を例に説明する。テスター4は、テストパターンに従って次に実行される検査の検査電力に対応する基板保持部のオフセット温度(ステップS106で格納したピーク温度TEMP peak)を制御部90に送信する。制御部90は、初期値の制御温度から基板保持部のオフセット温度を減算した温度で温度調整機構を制御する。

[0058] なお、テスター4は、テストパターンに従って次に実行される検査の検査電力を制御部90に送信する構成であってもよい。この場合、制御部90は、検査電力に対応する基板保持部のオフセット温度(ステップS106で格納したピーク温度TEMP peak)を決定し、初期値の制御温度からオフセット温度を減算した温度で温度調整機構を制御する。

[0059] また、電力検出部41で検出された検査電力を制御部90に送信する構成であってもよい。この場合、制御部90は、検査電力に対応する基板保持部のオフセット温度(ステップS106で格納したピーク温度TEMP peak)を決定し、初期値の制御温度からオフセット温度を減算した温度で温度調整機構を制御する。

- [0060] ステップS109において、保持部温度制御部91は、温度検出部30で検出した基板保持部の温度 T_{stage} がオフセットされた制御温度を含む所定の制御温度範囲内であるか否かを判定する。温度 T_{stage} が制御温度範囲内でない場合（S109・NO）、ステップS109の処理を繰り返す。温度 T_{stage} が制御温度範囲内である場合（S109・YES）、制御部90の処理はステップS110に進む。以降の処理（ステップS110）において、保持部温度制御部91は、温度 T_{stage} が所定の制御温度範囲内を維持するように温度調整機構を制御する。以降の処理（ステップS109）において、保持部温度制御部91は、温度 T_{stage} が所定の制御温度範囲内を維持するように温度調整機構を制御する。
- [0061] ステップS110において、テスター4は、テストパターンに基づいて電子デバイスDに検査電力を供給し、電子デバイスDの電気的特性等の検査を行う。
- [0062] ここで、ステップS110に示す検査において、基板保持部の温度 T_{stage} がオフセットされることにより、検査時における電子デバイスDの温度を検査温度に近づけることができる。
- [0063] ステップS111において、制御部90は、全てのテストパターンが終了したか否かを判定する。全てのテストパターンが終了していない場合S111・NO）、制御部90は、ステップS108に戻り、ステップS108からステップS110の処理を繰り返す。全てのテストパターンが終了した場合（S111・YES）、制御部90は、検査工程（ステップS108からステップS111）を終了する。
- [0064] 以上の様に、制御部90は、検査後の電子デバイスDの温度変化に基づいて、検査時のピーク温度 $TEMP_{peak}$ を推定することができる。これにより、検査時のジャンクション温度 T_j を推定することができる。
- [0065] また、制御部90は、オフセット温度決定工程において、検査時のピーク温度 $TEMP_{peak}$ を推定し、基板保持部のオフセット温度として格納する。そして、制御部90は、検査工程において、オフセット温度でオフセッ

トした制御温度で基板保持部の温度を制御する。これにより、電子デバイスDの検査を行う場合、電子デバイスDを検査温度とすることができ、好適に検査を行うことができる。また、電子デバイスDの歩留まりが低下することを防止することができる。

[0066] また、電子デバイスにジャンクション温度 T_j を検出するためのみに用いられる電極部Eを設ける構成と比較して、電子デバイスDのパッケージコストを低減することができる。また、プローブカード12に設けるプローブ12aの数を削減することができる。

[0067] 以上、検査システム1について説明したが、本開示は上記実施形態等に限定されるものではなく、特許請求の範囲に記載された本開示の要旨の範囲内において、種々の変形、改良が可能である。

[0068] 尚、本願は、2023年1月16日に出願した日本国特許出願2023-4559号に基づく優先権を主張するものであり、これらの日本国特許出願の全内容を本願に参照により援用する。

符号の説明

[0069]	W	基板
	D	電子デバイス
	E	電極部
	1	検査システム
	2	収容室
	3	ローダ
	4	テスター
	10	ステージ
	10a	冷媒流路
	12	プローブカード
	12a	プローブ
	13	インターフェース
	14	温度制御ユニット

2 0	ヒータ
2 5	電源
2 6	チラー
3 0	温度検出部
4 1	電力検出部
4 2	温度推定部
5 0	温度調節機構
5 5	電源
9 0	制御部
9 1	保持部温度制御部
9 2	オフセット温度決定部

請求の範囲

- [請求項1] 温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、
- 前記基板を保持する基板保持部と、
- 前記基板の電極部に検査電力を供給する検出部と、
- 制御部と、を備え、
- 前記検出部は、
- 前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、
- 前記制御部は、
- 前記基板に前記検査電力を供給する工程と、
- 前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、
- 前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、
- 前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、
- 前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、
- 検査システム。
- [請求項2] 前記接合部温度に関する情報を取得する工程は、
- 前記接合部温度と前記基板の検査温度との差である前記接合部温度のオフセット温度の推移を取得する、
- 請求項1に記載の検査システム。
- [請求項3] 前記基板保持部のオフセット温度を決定する工程は、
- 前記接合部温度のオフセット温度の推移に基づいて、前記検査電力の供給を停止した時の前記接合部温度のオフセット温度を推定し、
- 推定された前記検査電力の供給を停止した時の前記接合部温度のオ

フセット温度に基づいて、前記基板保持部のオフセット温度を決定する、

請求項 2 に記載の検査システム。

[請求項4]

前記温度調節機構は、

前記基板保持部の温度を検出し、前記基板保持部の温度を調整する

、

請求項 1 に記載の検査システム。

[請求項5]

前記検出部は、

複数の電気的特性を検出する検出手段を有する、

請求項 1 の検査システム。

[請求項6]

前記基板は、

前記電極部と、前記電極部と接続された電子デバイスと、を有し、

前記検出部は、

前記検査電力が供給された前記電子デバイスの電気的特性を検出する、

請求項 1 の検査システム。

[請求項7]

温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、

前記基板を保持する基板保持部と、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記基板の電極部に検査電力を供給する検出部と、を備え、温度調節機構によって温度制御を行いながら、基板を検査する検査システムの温度制御方法であって、

前記基板に前記検査電力を供給する工程と、

前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、

前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、

前記オフセット温度でオフセットされた制御温度に基づいて、前記

基板保持部の温度を調整する工程と、

前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、
温度制御方法。

[請求項8]

前記接合部温度に関する情報を取得する工程は、
前記接合部温度と前記基板の検査温度との差である前記接合部温度のオフセット温度の推移を取得する、
請求項7に記載の温度制御方法。

[請求項9]

前記基板保持部のオフセット温度を決定する工程は、
前記接合部温度のオフセット温度の推移に基づいて、前記検査電力の供給を停止した時の前記接合部温度のオフセット温度を推定し、
推定された前記検査電力の供給を停止した時の前記接合部温度のオフセット温度に基づいて、前記基板保持部のオフセット温度を決定する、
請求項8に記載の温度制御方法。